

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-091382

(43)Date of publication of application : 27.03.2002

(51)Int.Cl.

G09G 3/32
G09G 3/20

(21)Application number : 2000-282485

(71)Applicant : NICHIA CHEM IND LTD

(22)Date of filing : 18.09.2000

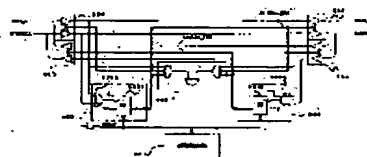
(72)Inventor : TSUJI RYUHEI

(54) DRIVE CIRCUIT AND DRIVE UNIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a drive circuit and a driver unit enabling a flexible connection.

SOLUTION: The drive circuit for driving light emitting elements, comprises a 1st communication part for communication of receiving or transmitting data via a common line, a 2nd communication part for communication of receiving or transmitting data via a common line, a reception processing part for processing the received data, and a communication control part which brings the 1st and 2nd communication parts into a receiving state at an initial setting, and controls the communication parts so that when either of the 1st and 2nd communication parts receives the data, the reception processing part is made to perform reception processing of the data received thereafter by one communication part based on the data reception, and the data is transmitted from the other communication part.



LEGAL STATUS

[Date of request for examination] 23.10.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3543745

[Date of registration] 16.04.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-91382

(P2002-91382A)

(43) 公開日 平成14年3月27日 (2002.3.27)

(51) Int.Cl. ⁷	識別記号	F I	テームト ⁸ (参考)
G 0 9 G 3/32		G 0 9 G 3/32	A 5 C 0 8 0
3/20	6 3 3	3/20	6 3 3 Q
	6 8 0		6 8 0 E

審査請求 有 請求項の数 8 O L (全 14 頁)

(21) 出願番号 特願2000-282485 (P2000-282485)

(22) 出願日 平成12年9月18日 (2000.9.18)

(71) 出願人 000226057

日亜化学工業株式会社

徳島県阿南市上中町岡491番地100

(72) 発明者 辻 隆平

徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内

Fターム (参考) 5C080 AA07 BB05 CC06 CC07 DD22

DD28 HH14 JJ02 JJ03 JJ04

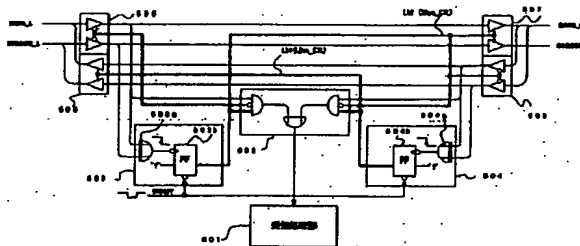
KK33

(54) 【発明の名称】 駆動回路および駆動ユニット

(57) 【要約】

【課題】 本発明は、かかる問題点に鑑みてなされたものであり、柔軟な接続を可能にした駆動回路および駆動ユニットを提供することを目的とする。

【解決手段】 上記目的を達成するために、本発明の駆動回路は、発光素子を駆動する駆動回路において、データの受信および送信のいずれかを共通のラインによって通信可能な第1の通信部と、データの受信および送信のいずれかを共通のラインによって通信可能な第2の通信部と、データの受信処理を行う受信処理部と、初期設定時に前記第1の通信部および前記第2の通信部を受信状態とし、前記第1の通信部または前記第2の通信部の一方にデータが受信されたとき、そのデータ受信に基づいて、その一方の通信部に受信された以降のデータを前記受信処理部に受信処理を行わせるとともに、他方の通信部からデータを送信するように制御する通信制御部とを有する。



【特許請求の範囲】

【請求項 1】発光素子を駆動する駆動回路において、データの受信および送信のいずれかを共通のラインによって通信可能な第 1 の通信部と、データの受信および送信のいずれかを共通のラインによって通信可能な第 2 の通信部と、データの受信処理を行う受信処理部と、初期設定時に前記第 1 の通信部および前記第 2 の通信部を受信状態とし、前記第 1 の通信部または前記第 2 の通信部の一方にデータが受信されたとき、そのデータ受信に基づいて、その一方の通信部に受信された以降のデータを前記受信処理部に受信処理を行わせるとともに、他方の通信部からデータを送信するように制御する通信制御部とを有する駆動回路。

【請求項 2】前記通信制御部はデータ受信時の同期クロックに基づいて前記他方の通信部からデータを送信するように制御する請求項 1 に記載の駆動回路。

【請求項 3】前記第 1 の通信部および前記第 2 の通信部はそれぞれ受信バッファおよび送信バッファを有し、前記通信制御部は、それぞれの通信部における前記受信バッファおよび前記送信バッファのいずれを有効状態とするセレクト信号によって、それぞれの通信部において受信または送信のいずれかを選択するように制御を行う請求項 1 乃至 2 に記載の駆動回路。

【請求項 4】前記初期設定は、駆動回路へのリセット信号の入力または受信処理部におけるリセットデータの受信によって前記第 1 の通信部および前記第 2 の通信部が受信状態に設定される請求項 1 乃至 3 に記載の駆動回路。

【請求項 5】発光素子を駆動する複数の駆動回路を有する駆動ユニットにおいて、それぞれの駆動回路は、データの受信および送信のいずれかを共通のラインによって通信可能な 2 つの通信部を有するとともに、前記共通のラインによって駆動回路間が直列に接続されており、初期設定時、それぞれの駆動回路は 2 つの通信部ともにデータの受信が行われるように制御を行い、一方の通信部にデータが受信されたとき、そのデータ受信に基づいて以降に一方の通信部に受信されたデータを他方の通信部から送信を行い、他の駆動回路は、共通ラインによって接続された順に、一方の通信部にデータが受信されたとき、そのデータ受信に基づいて、以降に一方の通信部に受信されたデータを他方の通信部から送信を行うことによって、通信方向を設定する駆動ユニット。

【請求項 6】前記駆動回路は、一方の通信部にデータが受信されたとき、データ受信時の同期クロックに基づいて以降に一方の通信部に受信されたデータを他方の通信部から送信を行う請求項 5 に記載の駆動ユニット。

【請求項 7】前記駆動ユニットにおける端部に接続され

た駆動回路の一方の通信部にデータを送信することによって前記発光素子の駆動を制御する駆動コントロール部をさらに有する請求項 5 乃至 6 に記載の駆動ユニット。

【請求項 8】前記初期設定は、前記駆動コントロール部から駆動回路へのリセット信号の入力または受信処理部におけるリセットデータの受信によって前記第 1 の通信部および前記第 2 の通信部が受信状態に設定される請求項 7 に記載の駆動ユニット。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、LED（発光ダイオード）等の発光素子を駆動する駆動回路、および LED ディスプレイ、LED 照明装置等に用いられる駆動ユニットに関する。

【0002】

【従来の技術】LED ディスプレイの駆動方式としては、一般にダイナミック駆動方式が用いられている。例えば、図 1 に示すように、M 行×N 列ドットマトリクスで構成された LED ディスプレイの場合、各行に位置する発光素子である LED 11a のアノード端子が 1 つのコモンソースライン 12 に共通に接続され、各列に位置する LED のカソード端子がその列の電流ライン 13 に共通に接続されている。電流ライン 13 には、それぞれ定電流源 14a が接続されている。M 行あるコモンソースライン 12 が所定の周期で順次 ON され、ON したラインに対応する画像データに応じて、N 列ある電流ライン 13 に LED 駆動電流が供給される。これにより各画素の LED 11a にその画像データに応じた LED 駆動電流が印加され、画像が表示される。

【0003】屋外に設置するような大型 LED ディスプレイの場合は、一般に複数の LED ユニットを組み合わせることで構成されており、各々の LED ユニットに全画面データの各部分が表示される。LED ユニットには、基板上に RGB を一組とする LED がドットマトリクス状に配置されており、各々のユニットが上述の LED ディスプレイと同様の動作を行う。サイズの大きな大型 LED ディスプレイでは多数の LED が使用され、例えば縦 300×横 400 の場合は合計 12 万もの LED が使用される。

【0004】図 2 は各 LED ユニットにつき、従来の駆動回路における信号の流れを示す。図 2 に示す画像表示装置の駆動回路は、複数の発光素子をマトリクス状に配置した表示部 1 と、表示部 1 の各行を選択して電圧を印加し、順次垂直方向に切り替える垂直駆動部 2 と、選択された表示部 1 の行に対し各列に表示データに応じた駆動電流を供給する複数段の水平駆動部 3 を備える。

【0005】パルス変調方式における輝度階調制御の場合は、階調データ（DATA）を画像表示装置の水平駆動部 3 に入力する。表示部 1 は、垂直駆動部 2 によって各行毎に順次切り替えられる。表示部 1 の各行にあたる

水平ライン毎の画像表示開始に同期して、点灯制御部 15 に入力される点灯制御信号が有効となる。この点灯制御信号に同期して、画像データ保持を行うためのラッチ (LATCH) 信号が入力される。各色の階調データは、画像表示装置の水平駆動部 3 を構成する LED ドライバ部 (LED Driver 1~N) のメモリ部 17 に備えるシフトレジスタに取り込まれ、これに同期したシフトクロック (SCLK) がデータの有効期間内に制御部 18 に入力される。LED ドライバ部は、例えば所定数の定電流出力を有する水平駆動部 3 を IC 化したドライバ IC として構成したものである。

【0006】表示部 1 に供給される水平ライン毎の駆動電流は、水平駆動部 3 に設けられた各定電流駆動部 14 が供給する。垂直駆動部制御アドレスを点灯制御信号に同期して、復号器 16 より同期された制御信号が垂直駆動部 2 に入力され、これに応じて各列に接続された水平駆動部 3 の定電流駆動部 14 より駆動電流が供給される。垂直駆動部 2 により表示部 1 の各行毎に順次切り替えられて、点灯される。

【0007】従来の LED ディスプレイにおいては、ディスプレイの各構成要素である各 LED ユニット間の接続は、駆動回路に入力される信号ラインの方向が一意的に固定されている。従って、制御回路から LED ユニットへの接続は一方であり、図 3 の様に、制御回路から、各 LED ユニットへの接続は制御回路からライン分のケーブル接続を必要としていた。

【0008】

【発明が解決しようとする課題】しかしながら、従来の LED ユニットにおいては、発光素子を駆動する駆動回路に相当するそれぞれの LED ドライバ部 (LED Driver 1~N) における通信方向が固定であったために、これらを柔軟に接続することができなかった。また、従来の LED ディスプレイユニットにおいては、たとえば、同一 LED ディスプレイユニット内におけるパターン配線の引き回しによって配線が長くなり、信号の反射によるパルス歪みやパルス幅変動が発生するという問題もあった。特に、多階調になるほど階調クロックの周波数を上げる必要があるため、回路動作上この影響は大きくなり、また放射ノイズ等によりデータバスへの影響も無視できなくなる。そのためドライバ IC 内に PLL 回路を実装し、低い周波数のクロックを供給する等の対策が考えられるが、この方法ではさらにドライバ IC のコストが高くなり、また階調基準クロックの変調により画像のガンマ補正を行うことができなくなるという問題がある。

【0009】本発明は、かかる問題点に鑑みてなされたものであり、柔軟な接続を可能にした駆動回路および駆動ユニットを提供することを目的とする。

【0010】

【課題を解決するための手段】上記目的を達成するため

に、本発明の駆動回路は、発光素子を駆動する駆動回路において、データの受信および送信のいずれかを共通のラインによって通信可能な第 1 の通信部と、データの受信および送信のいずれかを共通のラインによって通信可能な第 2 の通信部と、データの受信処理を行う受信処理部と、初期設定時に前記第 1 の通信部および前記第 2 の通信部を受信状態とし、前記第 1 の通信部または前記第 2 の通信部の一方にデータが受信されたとき、そのデータ受信に基づいて、その一方の通信部に受信された以降のデータを前記受信処理部に受信処理を行わせるとともに、他方の通信部からデータを送信するように制御する通信制御部とを有する。

【0011】また、本発明の駆動回路は、前記通信制御部はデータ受信時の同期クロックに基づいて前記他方の通信部からデータを送信するように制御する。

【0012】また、本発明の駆動回路は、前記第 1 の通信部および前記第 2 の通信部はそれぞれ受信バッファおよび送信バッファを有し、前記通信制御部は、それぞれの通信部における前記受信バッファおよび前記送信バッファのいずれを有効状態とするセレクト信号によって、それぞれの通信部において受信または送信のいずれかを選択するように制御を行う。

【0013】また、本発明の駆動回路は、前記初期設定は、駆動回路へのリセット信号の入力または受信処理部におけるリセットデータの受信によって前記第 1 の通信部および前記第 2 の通信部が受信状態に設定される。

【0014】さらに、本発明の駆動ユニットは、発光素子を駆動する複数の駆動回路を有する駆動ユニットにおいて、それぞれの駆動回路は、データの受信および送信のいずれかを共通のラインによって通信可能な 2 つの通信部を有するとともに、前記共通のラインによって駆動回路間が直列に接続されており、初期設定時、それぞれの駆動回路は 2 つの通信部ともにデータの受信が行われるように制御を行い、一方の通信部にデータが受信されたとき、そのデータ受信に基づいて以降に一方の通信部に受信されたデータを他方の通信部から送信を行い、他の駆動回路は、共通ラインによって接続された順に、一方の通信部にデータが受信されたとき、そのデータ受信に基づいて、以降に一方の通信部に受信されたデータを他方の通信部から送信を行うことによって、通信方向を設定する。

【0015】また、本発明の駆動ユニットは、前記駆動回路は、一方の通信部にデータが受信されたとき、データ受信時の同期クロックに基づいて以降に一方の通信部に受信されたデータを他方の通信部から送信を行う。

【0016】また、本発明の駆動ユニットは、前記駆動ユニットにおける端部に接続された駆動回路の一方の通信部にデータを送信することによって前記発光素子の駆動を制御する駆動コントロール部をさらに有する。

【0017】また、本発明の駆動ユニットは、前記初期

設定は、前記駆動コントロール部から駆動回路へのリセット信号の入力または受信処理部におけるリセットデータの受信によって前記第1の通信部および前記第2の通信部が受信状態に設定される。

【0018】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照しながら説明する。図4に本発明における駆動回路の概念図を示す。データの受信および送信のいずれかを共通のラインLによって通信可能な第1の通信部101と、データの受信および送信のいずれかを共通のラインLによって通信可能な第2の通信部102と、第1および第2の通信部101、102における通信を制御する通信制御部103と、駆動回路に受信されたデータの受信処理を行う受信処理部と、受信したデータに基づいて発光素子を駆動する駆動部105から構成される。

【0019】ラインLを介して第1の通信部101に受信されたデータは、第2の通信部102からラインLに送信可能に接続されるとともに、通信制御部103を介して受信部104に受信したデータを入力することができる。また同様に、ラインLを介して第2の通信部102に受信されたデータは、第1の通信部101からラインLに送信可能に接続されるとともに、通信制御部103を介して受信部104に受信したデータを入力することができる。通信制御部103は、初期設定時に前記第1の通信部および前記第2の通信部を受信状態とし、前記第1の通信部または前記第2の通信部にデータが受信されたとき、そのデータ受信に基づいて、その一方の通信部に受信された以降のデータを前記受信部に受信させるとともに、他方の通信部からデータを送信するように制御する。このようにして、本発明の駆動回路は、初期設定後、受信されたデータに基づいて1つの方向にのみ通信を行うよう設定することができる。

【0020】また、通信制御部103はデータ受信時の同期クロックに基づいて受信データを検出し、第1の通信部101および第2の通信部102の通信の制御、すなわち一方にデータが受信されたとき、そのデータ受信に基づいて、その一方の通信部に受信された以降のデータを受信処理部104に受信処理を行わせるとともに、他方の通信部からデータを送信するように制御することが好ましい。通信方向を示すデータを送信する必要がなく、かつ迅速に通信方向の設定が可能になるためである。

【0021】また、本発明の共通のラインによってデータの受信および送信が可能な2つの通信部を有する駆動回路を、共通のラインによって直列に接続した駆動ユニットを用いることによって、柔軟な接続が可能となる。たとえば、図3に示した駆動コントロール部400に対して駆動ユニット300をスター型として接続する接続形態、図5に示す駆動コントロール部400とそれぞれ

の駆動ユニット300をデータの通信方向を同じ方向として直列に接続する接続形態、図6に示す駆動コントロール部400とそれぞれの駆動ユニット300をデータの通信方向を交互に異なる方向として直列に接続する接続形態等とすることができる。

【0022】ここでは、駆動ユニット300における駆動回路が、外部に設けられた駆動コントロール部400からのデータを受信することによって制御される例を示したが、駆動ユニット内部に駆動コントロール部を有していてもよい。この場合、複数の駆動ユニットにおけるそれぞれの駆動コントロール部が接続されて通信が行われることによって、駆動コントロール部間の通信と、駆動回路間の通信とを階層的に行うことができる。

【0023】特に、図6の接続形態は、各駆動回路を直列に接続しながら、かつ引き回しによって通信ラインが長くなることを防止することができる。大画面表示装置を実現する場合、画素ピッチサイズを大きくする必要があり、このことによって、1つのLEDユニットのサイズが大きくなり、この場合制御回路の出力ポート数を少なくすると、図6の様な構成をとる必要がある。この構成では、上段ユニットから下段ユニットへの信号配線はユニットが長ければ長いほど、ケーブル長が長くなり、信号伝送の反射歪みによる影響が大きくなるため、ケーブル長の制限が発生することから、大型の表示装置においては図6のような接続形態を実現することは極めて有効である。また、図7に示す通り、屋外用の駆動ユニット等は外光を遮断するためのルーバー等を有しており、一般に上下対称の構造ではないことから1種類の駆動ユニットを上下方向を入れ換えて、通信方向を変更することが困難である。本発明の駆動ユニットは、図6の接続形態を実現するために、異なる通信方向を有する駆動ユニットを2種類用意する必要がない。

【0024】ここで、駆動回路に必要なデータとは発光素子の駆動電流値、階調制御データ等がある。通例、一つの駆動回路を高集積化し、複数の発光素子を駆動する構成をとり、画素数に応じて複数の駆動回路(Driver)を接続する。図6は駆動回路が直列に通信部の通信端子同士で接続している構成を示している。本発明における各駆動回路は第1の通信部の通信端子および第2の通信部の通信端子を有しており、図6の接続は、各駆動回路の接続列に応じて、第1の通信部からの入力方向と第2の通信部からの入力方向どちらの入力方向でも対応可能とした場合の接続例を示しており、この様な接続形態であれば、上段駆動回路群から、下段駆動回路群への接続を最短にケーブル配線にすることで、配線長が短いことによって、データ伝送品質を向上でき、より安定したデータ伝送システムが構築できる。

【0025】図8は、本発明に係る駆動回路の通信機能部分の一例を概略的に示すブロック図である。本発明の駆動回路は、ハードウェア自律で、いずれの通信方向で

あっても設定することができる。左右通信端子（第1通信部および第2通信部の通信端子）を左側通信端子DATA_L、右側通信端子DATA_Rとして、左右それぞれの端子に対する通信部はゲート制御機能を持った受信バッファ及び送信バッファを有している。図中、左側通信端子DATA_L側には受信バッファ711でデータを受信し、送信バッファ712でデータを送信する。ただし、ゲート制御により、どちらか一方しか、ゲートは有効動作しないようにする。初期状態におけるゲート制御信号（セレクト信号）は左右両側端子とも受信バッファ側が有効状態とする。受信データ検出部731、受信データ検出部732は左右どちらかの端子よりデータを受信した場合に検出信号（データ受信検出フラグ）を出力し、各送受信バッファのゲートを制御する。たとえば、左側にデータ受信を検出した場合は受信データ検出部731からデータ受信検出フラグF1の電圧レベルを反転させ、右側の送信バッファ722のゲートを有効状態とし、右側受信バッファ721を無効状態とする。このとき、受信データ選択回路740は左側通信端子DATA_Lから受信したデータを選択し、受信処理部750へ送る。右側からデータが受信した場合も同様の処理を行う。前提条件として、データの受信は左右どちらかで一意的に決まっていることである。つまり、データの受信方向は変化することはないというシステムである。

【0026】

【実施例】図9は本発明の駆動回路における通信機能部分の具体的な実施例を示している。信号伝送方式はデータ信号（図中：DATA_L/ DATA_R）とストロブ信号（STROBE_L/ STROBE_R）を使用したDS符号方式を採用した例を示しており、DS符号は受信側でデータ信号DATAとストロブ信号STROBEの排他的論理和（以降EXORと呼ぶ）をとることによって、同期クロック信号を得ることができる。左右両端子（第1通信部および第2通信部の通信端子）には負論理ゲート制御付受信バッファ（図中805、808）及び、正論理ゲート制御付送信バッファ（図中806、807）を設け、各ゲート制御は左側データ受信検出部803、及び右側データ受信検出部804によって、ゲート制御信号（セレクト信号；LBUS_CTL/ RBUS_CTL）を生成する。

【0027】ここでは、左側の通信端子にデータが入力されたときの動作説明を行う。左側データ受信検出部803はEXOR803aにおいてデータが2bit受信されると1パルスのクロックが生成でき、これの立ち下がりエッジで、フリップフロップ803bをHigh出力にラッチを行う。前記フリップフロップ803bはリセット時はLOWレベル"0"を出力させる。つまりデータが2bit入力されると、RBUS_CTLはLOW"0"からHIGH"1"に遷移し、右側通信バッファゲートは右側送信バッファ807がON、右側受信バ

ッファR808がOFF状態となる。このとき右側からはデータ受信がないため、左側通信バッファ制御バスLb1におけるゲート制御信号LBUS_CTLはLOW状態のままとなり、左側通信バッファのゲート状態は、左側受信バッファ805がON、左側送信バッファ806がOFFの状態となる。リセット直後、データが受信されるまで、左右通信バッファは受信バッファがON状態、つまり入力可能状態であり、送信バッファはOFF状態となっている。その後、左右どちらかのデータ受信が検出されると、受信側が受信バッファON状態、非受信側は送信バッファONとなり、左右両バッファの通信方向は、左側および右側データ受信検出部803、804にリセット信号(Xreset)が入力されるまで固定される。さらに通信方向決定後、データ選択回路802で、左側通信バッファ制御バスLb1におけるゲート制御信号LBUS_CTL及び右側通信バッファ制御バスLb2におけるゲート制御信号RBUS_CTLの両信号の選択制御によって、受信側のデータを選択し、受信処理部801に入力される。以上のように、左右両方向をリセット後、入力可能状態から、データ受信後、非受信側を入力から出力状態とする。

【0028】ここでは駆動回路の外部（たとえば駆動回路コントロール部）からリセット信号(Xreset)が入力される例を示したが、駆動コントロール部等から各駆動回路に対して初期設定を示すリセットデータを送信し、受信処理部においてリセットデータを受信した場合に初期設定を行うように構成してもよい。また、リセットデータを受信した受信処理部がリセット信号を生成し、左側および右側データ受信検出部803、804に入力するように構成することが可能である。

【0029】図10a及び図10bは、本発明の方向制御機能を持った駆動回路（図中drv1～drv8）が直列に接続され搭載されたLEDユニット（駆動ユニット）300の一例を示している。図10cはデータ受信時における1つのLEDユニット内の駆動回路の送受信方向を決めるゲート制御信号の動作タイムチャートを示している。図10aは左側コネクタCON_Lからデータを入力、図10bは右側コネクタCON_Rからデータを入力した例を示している。

【0030】図10cで示している通り、1つLEDユニット内に8個の駆動回路が存在する時、16bitのデータを入力することによって、同期クロックパルスをRCLK8個発生させることができ、この同期クロックパルスRCLKの立ち下がりエッジで各駆動回路（drv1～drv8）の右側通信バッファ制御バスLb2におけるゲート制御信号RBUS_CTL又は、左側通信バッファ制御バスLb1におけるゲート制御信号LBUS_CTLを順次ONすることによって、接続された順に全駆動回路のデータ通信方向を決定できる。図10cでは図10aの左側データ入力時の動作タイムチャート

を示している。

【0031】図11は、本発明の駆動ユニットに係る画像表示装置の一例を概略的に示すブロック図である。この図に示す画像表示装置は、以下の構成を備える。

(a) 複数の発光素子11をM行×N列のマトリクス状に配列してなる表示部1。

(b) 表示部1の各行に、その各行を選択しながら電流を印加する垂直駆動部（駆動回路）2。

(c) 表示部1の各列に、選択された行に対応する画像データに応じて、駆動電流を供給する水平駆動部3。

(d) ユニット通信部5と、ドライバ通信部6と、第1の基準クロック生成部7を備える駆動制御部（駆動コントロール部）4。

(e) 補正のための補正データを記憶した補正データ記憶部9。

【0032】各構成要素の動作は、駆動制御部4によって制御される。この画像表示装置は、画像データを供給する外部コントローラからは画像表示装置を制御するデータのみ受信し、画像表示装置内部の駆動に必要な信号は画像表示装置内部で自律生成して点灯表示を行う。本実施例の駆動回路は、発光素子11を電流制御で駆動する方式を示している。

【0033】表示部1は、導電性パターンが形成された基板上に、複数の発光素子11をM行×N列のマトリクス状に配列している。発光素子11には、LEDなどが利用される。この実施例では、赤、緑、青（RGB）がそれぞれ発光可能な各発光ダイオードを3個単位で隣接して配設し、一画素分を構成している。各画素毎にRGBを隣接させたLEDは、フルカラー表示を実現できる。ただ本発明はこの構成に限られず、2色を近接して配置することも、また一色につき2個以上のLEDを配置することもできる。

【0034】発光ダイオードは、種々の発光が可能な半導体発光素子を利用することができる。半導体素子としては、GaP、GaAs、GaN、InN、AlN、GaAsP、GaAlAs、InGaN、AlGaN、AlGaInP、InGaAlNなどの半導体を発光層に利用したものが挙げられる。また、半導体の構造もMIS接合、PIN接合やPN接合を有するホモ構造、ヘテロ構造或いはダブルヘテロ構造のものが挙げられる。

【0035】半導体層の材料やその混晶度により、半導体発光素子の発光波長を紫外光から赤外光まで種々選択することができる。さらに、量子効果を持たせるために、発光層を薄膜とした単一量子井戸構造や多重量子井戸構造とすることもできる。

【0036】RGBの3原色だけでなく、LEDチップからの光とこれにより励起され発光する蛍光物質との組み合わせによる発光ダイオードを利用することもできる。この場合、発光ダイオードからの光により励起され長波長に変換する蛍光物質を利用することにより、1種

類の発光素子を利用して白色がリニアリティ良く発光可能な発光ダイオードとすることができる。

【0037】さらに発光ダイオードは、種々の形状のものをを用いることができる。具体的には、発光素子であるLEDチップをリード端子と電気的に接続させると共に、モールド樹脂などで被覆した砲弾型や、チップタイプLEDなどや発光素子そのものを利用するものが挙げられる。

【0038】駆動制御部4は、ユニット通信部5と、ドライバ通信部6と、第1の基準クロック生成部7を備える。ユニット通信部5は、外部コントローラや次段に接続された別の画像表示装置のユニット通信部5との間で各種データの送受信を行い、さらにドライバ通信部6に指示を与える。ドライバ通信部6は、外部から入力された画像データ（IMDATA）を、画素毎の発光素子特性のばらつきに応じて補正して水平駆動部3に出力する。一方水平駆動部3は、ドライバ通信部6とデータ受信処理を行うための水平駆動側通信部8を備えている。

【0039】図11において、ドライバ通信部6はDMA制御部6Aとしている。ドライバ通信部6であるDMA制御部6Aは、画像データを一時的に蓄積するためのメモリ（RAM）を備えている。また多くのデータを高速にやりとりするため、DMA制御部6Aは直接RAMの内容をハードウェアにて高速で読み出しを行い、水平駆動部3へのデータ転送を行う。

【0040】第1の基準クロック生成部7は、垂直駆動部2の各行毎の電流源切替を行う。また、点灯階調を制御するための第1の基準クロックとして、階調基準クロックの生成を行うタイミング生成部7Aとして機能する。階調基準クロックは、タイミング生成部7Aから各水平駆動部3に送出される。ただ、本実施例では第1の基準クロック生成部7を駆動制御部4に設けて階調基準クロックを送信する構成としているが、水平駆動部3側に第1の基準クロック生成部7を設けることでタイミングを自律生成する構成とすることもできる。

【0041】駆動制御部4はさらに、画像データ補正部、画像データ記憶部を備える。外部から入力された画像データは、画像データ補正部で画素毎の発光素子11特性のばらつきに応じて補正されて、DMA制御部6Aから各水平駆動部3に出力される。この補正のための補正データは、補正データ記憶部9に記憶されている。画像データ補正部は、補正データ記憶部9から補正のための情報データを読み出して、データ補正を行う。補正データ記憶部9は、ROMなどのメモリ素子、好ましくはE²PROMで構成されている。

【0042】発光素子11毎のばらつきを補正する補正データは、補正データ記憶部9に記憶されている。補正データ記憶部9は、あらかじめ算出した補正データを収納するROMで構成される。図11に示す駆動回路では、画像データ補正部を駆動制御部4と個別に設けてい

10

20

30

40

50

るが、駆動制御部4に組み込むこともできる。補正データとしては、例えば各発光素子毎に輝度を補正するための輝度補正データなどがある。

【0043】信号の物理インタフェースである接続部分は、コントローラからのデータをLEDユニットにシリアル伝送する手段であり、配線を用いて電氣的に接続させることもできるし、光ファイバ、電磁波を直接利用して伝送することもできる。

【0044】垂直駆動部2は、表示部1の行方向に電流を印加するコモンドライバであり、半導体スイッチング素子などで構成されている。図11においては、一の垂直駆動部2が各行のコモンラインを所定の順序で切り替えて、電流を印加している。垂直駆動部2が一度の動作で選択する行は、表示部1の一行とすることも、複数行を選択することも可能である。

【0045】水平駆動部3は、図11に示すように複数段が連結されている。発光素子11の列毎に各水平制御部3を構成するLEDドライバが接続されており、N列分のLEDドライバ1～Nが直列に接続されている。隣接するLEDドライバ同士は、各々の水平駆動側通信部8によって電氣的に接続されている。

【0046】水平駆動部3は、水平駆動側通信部8と、メモリ部17と、点灯制御部15と、定電流駆動部14で構成される。メモリ部17は、シフトレジスタ等で構成される。水平駆動部3は、各列方向に配列されたLEDと接続されており、垂直方向のLEDに対して垂直駆動部2の切替に同期して順次電流を供給し、ダイナミック点灯を行う。水平駆動部3は、半導体スイッチング素子やドライバICにより構成される。

【0047】水平駆動部3は、水平駆動側通信部8を備えている。水平駆動側通信部8は、駆動制御部4や次段の水平制御部3に備えられた水平駆動側通信部8との間で通信を行う。この水平駆動側通信部8は、データ信号DATAとストロブ信号STROBEの排他的論理和（以降EXORと呼ぶ）をとることによって、同期クロック信号を得ることができる。左右両端子（第1通信部および第2通信部の通信端子）には負論理ゲート制御付受信バッファ及び、正論理ゲート制御付送信バッファを設け、各ゲート制御は左側データ受信検出部3、及び右側データ受信検出部4によって、ゲート制御信号（セレクト信号）を生成する。これによって、左右どちらかの通信端子にデータ受信が検出されると、受信側が受信バッファON状態、非受信側は送信バッファONとなり、左右両バッファの通信方向はリセットが入力されるまで固定される。

【0048】さらに水平駆動側通信部8は、水平駆動部3に備えられたメモリ部17に対し、駆動制御部4のDMA制御部6Aから送られるデータの書き込みを行う。図11の例では、DMA制御部6Aは画像データをメモリ部17に送出し、メモリ部17はシフトレジスタで画

像データを保持する。各水平駆動部3には個別の識別情報23が割り当てられるよう構成されており、画像表示装置の駆動制御部4から送付先の水平駆動部3の識別情報23を付加した画像データ等が送信される。水平駆動部3側では、自身宛てのデータであることを認識した後、受信処理を行う。

【0049】一方、駆動制御部4はユニット通信部5を備えている。ユニット通信部5は、画像表示のためのデータを送信する外部コントローラからの制御データを受信し、駆動制御部4のDMA制御部6Aに対しメモリ、レジスタ等の書き込みおよび読み出し操作を行う。例えば、ユニット通信部5が画像データを外部コントローラから受信し、DMA制御部6Aが備える画像データ蓄積用RAMへの書換えを行えば、画像表示の更新が実行される。画像表示装置の制御データとしては、駆動回路への制御、画像表示装置内部の温度情報や、電源電圧のモニタ情報、表示デバイスと駆動回路との断線検出、水平駆動部3の異常温度上昇による障害、画像表示装置内部の信号パターン配線不良や制御部と水平駆動部3のデータ通信状態の確認、輝度補正データの書き込み等の処理がある。これらのデータをユニット通信部5は、外部コントローラと画像表示装置間で所定の通信方法に従ってやり取りを行う。

【0050】DMA制御部6Aは、画像データ、輝度補正データなどを所定のフォーマットとして水平駆動側通信部8に対し、ハード自律で高速にデータ転送を行う。特に、LEDを用いた画像表示装置の場合、通常のビデオレートによる画像リフレッシュレートよりもおよそ4倍から16倍の画像リフレッシュレートを必要とする。このため、ダイナミック駆動時には、画像データや輝度補正データはメモリから直接ハード処理で読み出し、高速にデータ転送を行う必要がある。

【0051】図12に、1/4デューティ時のフレームサイクル動作におけるタイムチャートを示す。本実施例では、水平駆動部3に識別情報23を付与し、水平駆動部3内のメモリへの書き込み及び同期制御を外部コントローラからパケットの形式にして通信する方法を示している。付与される識別情報23としての識別ID23aは、たとえば各水平駆動部3を構成するICに固有の識別番号などである。図12において、外部コントローラから画像表示装置に送出される信号の内、垂直同期検出用のパケットをcsp（Cycle Start Packet）とし、1～Nまでである水平駆動部3各々への制御データパケットをud1～udNとしている。他方、水平駆動部3から外部コントローラへ送出する応答パケットをresとする。本実施例では全2重双方向通信としているが、半2重双方向通信でも同様の方法が可能である。

【0052】画像表示装置内において、DMA制御部6Aから送出された水平駆動部3への制御データをdat

a__0～data__3とする。さらに図12において、vsyncは垂直同期検出用データcspに応じて画像表示装置内で生成される。このデータは各フレームデータを送出するパケットの周期を決定するものであり、各水平駆動部3のフレーム同期、データのラッチトリガとして使用される。

【0053】駆動制御部4では、外部コントローラから送出される垂直同期検出用データcspを受信して画像フレームデータの先頭を認識し、垂直同期を行う。この同期検出によって、画像表示装置内の点灯制御信号(BLANK)、垂直駆動部制御アドレスを所定の表示倍速に基づいて生成する。図12では、垂直同期周期60Hzに対し4倍速点灯の例を示しており、一画像表示装置の一画面表示を行うための一垂直駆動周期は240Hzとなる。この場合、60Hzの垂直同期周期の一フレームパケット区間(約16ms)に対し駆動デューティ比が1/4で、4コモンライン制御時となる。この実施例では、点灯倍速を可変とすることでリフレッシュレートの可変機能を実現している。また、画像データ、輝度調整データ等の各種データは、垂直同期検出用データcspの一周期の間に、制御対象である水平駆動部3の数であるN(ud1～udN)だけ転送される。各水平駆動部3でこれらのデータを受信処理後、次の垂直周期で当該データを反映する。従って、各種データ受信中は各水平駆動部3内のメモリへの書き込みを行い、現在表示している画像データは前の垂直周期の際に転送されたものを適用する。

【0054】図13は、ドライバ通信部6であるDMA制御部6Aで各水平駆動部3を制御する際に、送信データをパケット形式にして通信を行う場合のデータのフォーマット構成を示している。この形式のデータパケット20は、コントロールフィールド21と情報フィールド22からなり、コントロールフィールド21はさらに識別情報23(ID部)と制御識別情報24(CMD部)に分けられる。

【0055】コントロールフィールド21は、実データに付加する各種の識別情報を格納する部分である。識別情報23は、各水平駆動部3を識別するための情報を示す。各水平駆動部3は個別に識別情報23として識別ID23aを与えられているため、この情報は送信されるデータの宛先を示すものであるといえる。

【0056】制御識別情報24は、水平駆動部3に対しどのような制御を行うかという制御種別を示す情報である。データの種別としては、例えば水平同期信号(HSYNC)データ、画像データ、階調データ、輝度調整データ、輝度補正データの書換え、障害データの読み取り等がある。

【0057】情報フィールド22では、CMD部の制御識別情報24に応じた実際のデータである制御データの内容を示している。これにより水平駆動部3毎の個別の

制御を可能とする。

【0058】データパケットには、個別の水平駆動部に対し送信する画像データなどのデータ以外にも、すべての水平駆動部に対し送信すべきデータもある。すべての水平駆動部に対し送信するデータパケットとしては、例えばHSYNC、自動ID付与命令などがある。これらのデータパケットには、識別情報23として共通ID23Bが設定される。

【0059】図14は、図13の形式のデータパケット20を駆動制御部4が送信し、各水平駆動部3が受信する状態を示すブロック図である。この実施例では、複数の水平駆動部3が直列に駆動制御部4と接続されている。水平駆動部3は1入力、1出力を備えており、駆動制御部4のドライバ通信部6と水平駆動部3の水平側通信部との間、ならびに水平側通信部を介して水平駆動部3間同士が接続される。駆動制御部4から出力されたパケットデータは、すべての水平駆動部3へ透過的に転送できるようにしている。

【0060】この実施例では、データ通信の流れを一方向のみで行っている。図14において、水平駆動部3の水平駆動側通信部8は一方向にのみデータの出力が可能となっている。直列に接続された複数の水平駆動部3は、駆動制御部4を介して環状に接続されている。このため、駆動制御部4のドライバ通信部6から出力されたデータパケット20は、各水平駆動部3を透過的に一巡して、データパケット20の送信方向に対して最後の段に接続されている水平駆動側通信部8から出力されるデータパケット20が、駆動制御部4のドライバ通信部6に入力される。つまり駆動制御部4から送信されるデータパケット20が各水平駆動部3をループ状に一巡して、駆動制御部4に返信されるよう構成されている。ただ、本発明の駆動回路は、双方向通信で構成することも可能である。

【0061】各水平駆動部3に識別情報23が設定されている場合、各水平駆動部3はデータパケット20の識別情報23であるIDを監視し、IDの値が自身の識別ID23aと一致した時、付随するパケットデータを駆動装置内部のメモリ部17に蓄積する。図14において、駆動制御部4は、データパケット201、202、203を順次水平駆動部3に対し送出している。ID=1の水平駆動部3(LEDドライバ1)は、データパケット201が通過する際に受信処理を行ってDATA1をメモリ部17に蓄積し、ID=2の水平駆動部3(LEDドライバ2)はデータパケット202が通過する際にDATA2をメモリ部17に蓄積している。

【0062】ここでは、LEDディスプレイユニットの例を説明したが、本発明の駆動回路、駆動ユニットは、たとえばLED等の発光素子からなる照明装置に適用することも可能である。

【0063】

【発明の効果】以上説明した通り、本発明によって、柔軟な接続を可能にした駆動回路および駆動ユニットを提供することができる。さらに、2つの通信部のいずれからデータが入力された場合であっても共通のラインによって通信が可能であり、駆動回路あるいは駆動ユニットの接続を最短に配線にすることでき、データ伝送品質を向上でき、より安定したデータ伝送システムを構築することができる。

【図面の簡単な説明】

【図1】 画像表示装置の駆動方式概略を示す回路図

【図2】 従来の画像表示装置の駆動回路を示すブロック図

【図3】 従来の画像表示装置における駆動回路の接続例を示す図

【図4】 本発明における駆動回路の概念図

【図5】 駆動回路がデータの通信方向を同じ方向として直列に接続された接続形態を示す図

【図6】 駆動回路がデータの通信方向を交互に異なる方向として直列に接続された接続形態を示す図

【図7】 ルーバを有する駆動ユニットの概略図

【図8】 本発明における駆動回路の通信機能部分の一例を概略的に示すブロック図

【図9】 本発明の駆動回路における通信機能部分の具体的な実施例を示す回路図

【図10】 本発明における駆動ユニット内の通信方向設定の一例を示す概略図

【図11】 本発明の一実施例に係る画像表示装置の駆動回路を示すブロック図

【図12】 図3の駆動回路のフレームサイクル動作を示すタイミングチャート

【図13】 送信データのフォーマット形式を示す概念図

【図14】 パケット形式のデータ受信の流れを示すブロック図

【符号の説明】

101…第1の通信部

102…第2の通信部

103…通信制御部

104…受信処理部

105…駆動部

300…駆動ユニット

400…駆動コントロール部

711, 721…受信バッファ

721, 722…送信バッファ

731, 732…受信データ検出部

740…受信データ選択回路

750, 801…受信処理部

802…データ選択回路

805…左側受信バッファ

806…左側送信バッファ

807…右側送信バッファ

808…右側受信バッファ

1…表示部

2…垂直駆動部

3…水平駆動部

4…駆動制御部

5…ユニット通信部

6…ドライバ通信部

6A…DMA制御部

7…第1の基準クロック生成部

イミジング生成部

8…水平駆動側通信部

9…補正データ記憶部 11a…LED

12…コモンソースライン

13…電流ライン

14…定電流駆動部

14a…定電流源

15…点灯制御部

16…復号器

17…メモリ部

18…制御部

20…データパケット

201, 202, 203…データパケット

21…コントロールフィールド

22…情報フィールド

23…識別情報

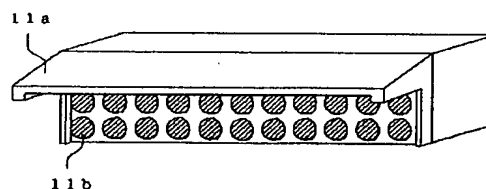
23a…識別ID

23A…個別ID

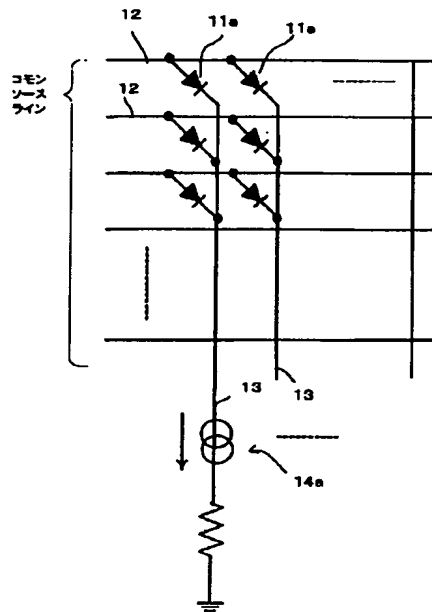
23B…共通ID

24…制御識別情報

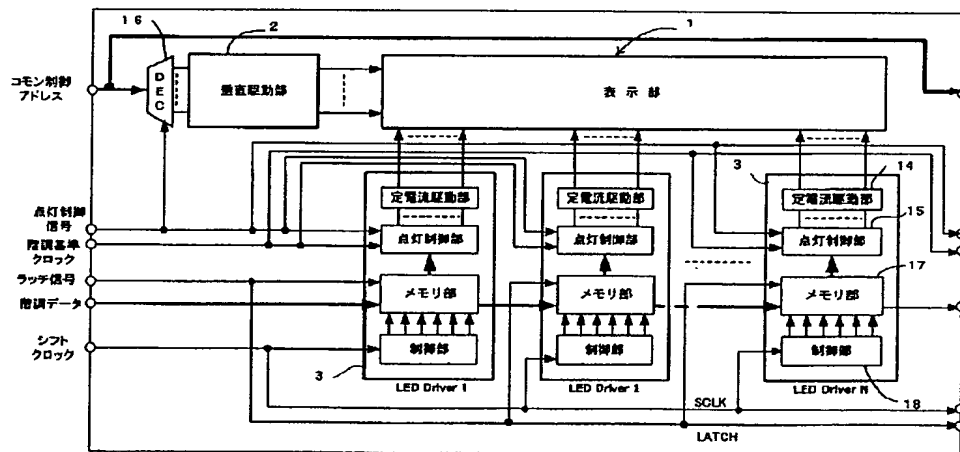
【図7】



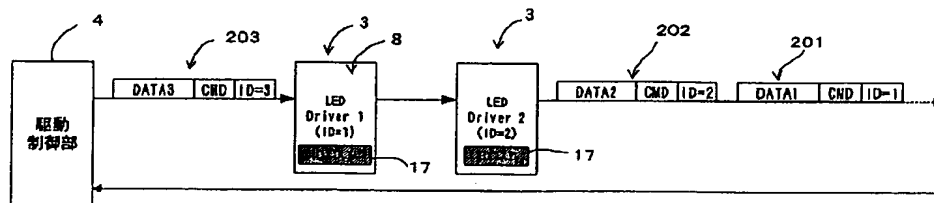
【図 1】



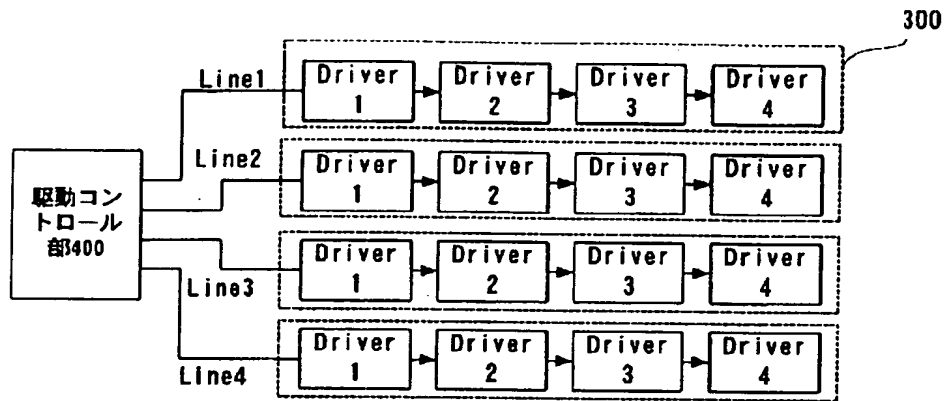
【図 2】



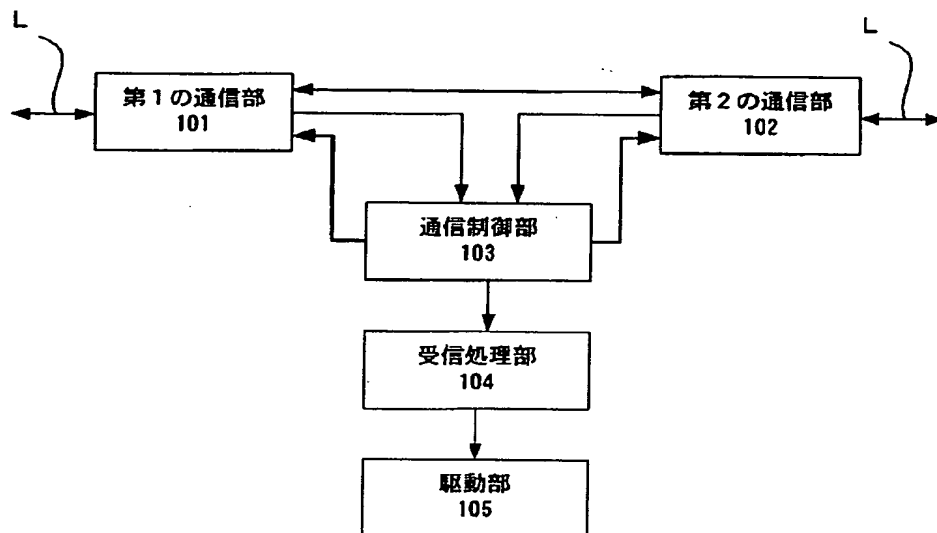
【図 14】



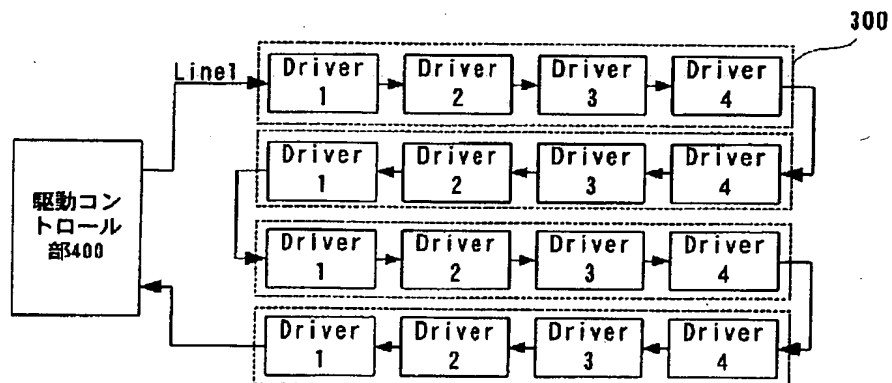
【図3】



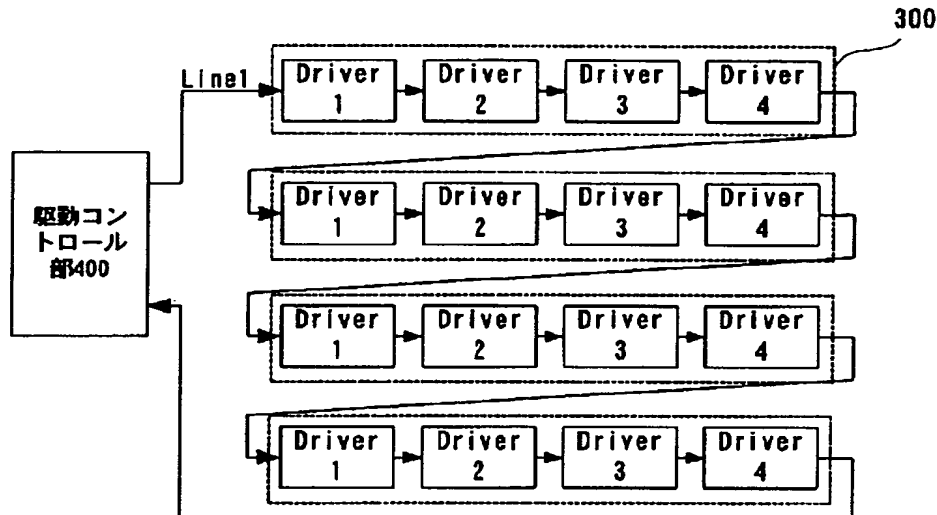
【図4】



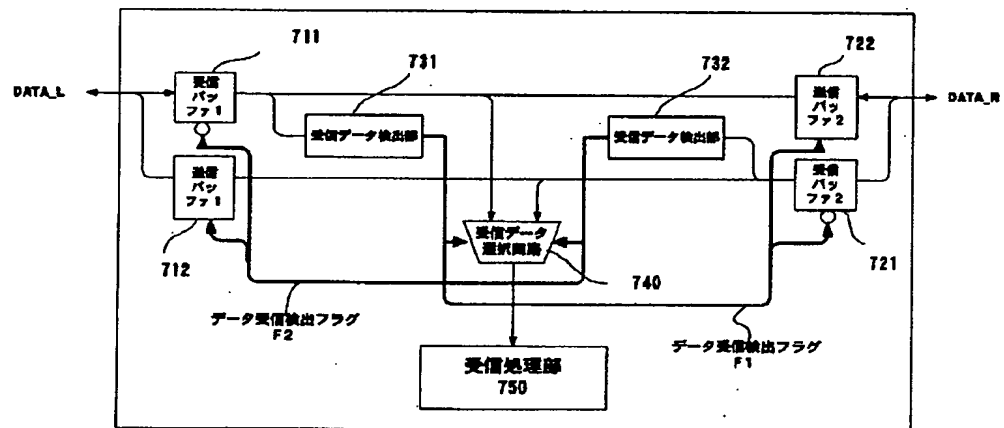
【図6】



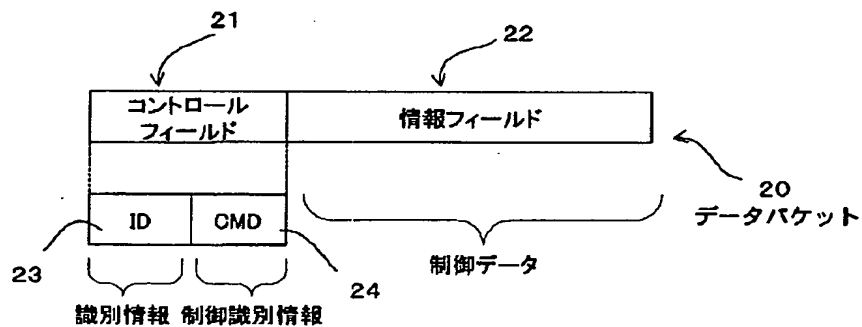
【図5】



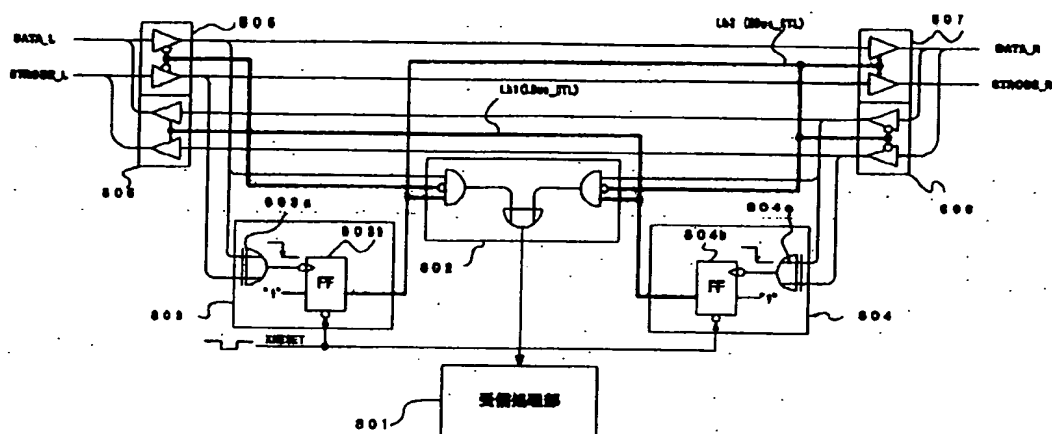
【図8】



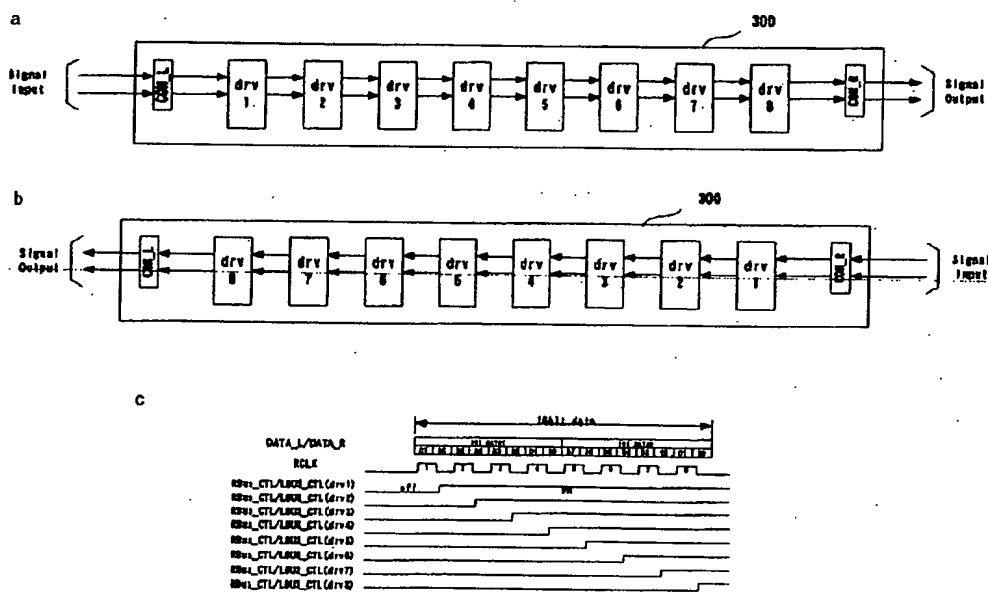
【図13】



【図9】



【図10】



[illegible]